

SEMICONDUCTOR LIGHT-EMITTING ELEMENT AND MANUFACTURE THEREOF

Patent Number: JP2001068727
Publication date: 2001-03-16
Inventor(s): KURAHASHI TAKANAO;; HOSOBANE HIROYUKI;; NAKATSU HIROSHI;; MURAKAMI TETSURO
Applicant(s): SHARP CORP
Requested Patent: ☐ JP2001068727
Application Number: JP19990238225 19990825
Priority Number(s):
IPC Classification: H01L33/00
EC Classification:
Equivalents: ☐ SE0002996, TW461122

Abstract

PROBLEM TO BE SOLVED: To provide a semiconductor light-emitting element, which is low in the dependence of a luminous wavelength on an emission angle.

SOLUTION: This semiconductor light-emitting element has a DBR layer 3 consisting of an N-type AlAs layer and an N-type Al_{0.5}Ga_{0.5}As layer and a DBR layer 7 consisting of a P-type (Al_{0.2}Ga_{0.8})_{0.5}In_{0.5}P layer and a P-type Al_{0.5}In_{0.5}P layer at a prescribed interval on an N-type GaAs substrate 1 so that the length of the center of a reflection spectrum is 650 nm and a resonance wavelength is also formed in a length of 650 nm. A quantum well active layer (luminous layer) 5 is formed so that the peak wavelength of emission is formed in a length of 650 nm at the position of the loop of a standing wave, which is generated in a resonator consisting of both DBR layers 3 and 7. Lattice patterns 15 are formed in the surface of a P-type Al_{0.5}Ga_{0.5}As light scattering layer 10 which is encircled with P-type electrodes 12 and is used as a light-emitting surface. In such a way, by roughening the light-emitting surface, light radiated from the layer 5 is made to scatter in various directions and the dependence of a luminous wavelength on an emission angle is lessened.

Data supplied from the esp@cenet database - I2

(3)

してしまうという問題が発生する。

【0006】また、上記LEDチップを通信用として使用する場合には、例えばプラスチックファイバによる通信ファイバの損失が大きい場合には、垂直方向でプラスチックファイバの損失が小さい650nmにピークを持つように作製したLEDチップでは、斜め方向の発光長を利用するようないろんな光学系では650nmよりもピーク波長が短くなるため使用できないという問題が発生する。

【0007】そこで、この発明の目的は、発光波長の放射角依存性が小さい半導体発光素子およびその製造方法を提供することにある。

[0008]

【課題を解決するための手段】上記目的を達成するため、第1の発明の半導体発光素子は、 $GaAs$ 基板上に所定の間隔を有して形成された一対の多層反射膜で成る井型構造と、上記共振腔内における左右の壁の位置に形成された第2の光障を有する半導体発光素子において、上記発光層に対して $GaAs$ 基板とは反対側に位置する上記多層反射膜上には、層数が1以上であって最上層の表面が粗面化されている半導体層が形成されていることを特徴としている。

【0009】上記構成によれば、半導体発光素子の表面は粗面化されている。したがって、図7(a)に示すように、発光層から放射された光は、本半導体発光素子の表面から外部に出射される際に種々の方向に散乱されることとなる。その結果、発光波長の放射角依存性が小さくなる。

【0010】また、上記第1の発明の半導体発光素子は、上記発光層を、単層あるいは複数層から成る $\text{Al}_x\text{Ga}_{1-x}\text{In}_{1-y}\text{P}$ ($0 \leq x \leq 1, 0 \leq y \leq 1$)層で構成することを目指している。

【001】上に形成によれば、上記発光層が、単層又は複数層から成る $\text{Al}_x\text{Ga}_{3-x}\text{In}_{1-y}\text{P}$ ($0 \leq x \leq 1, 0 \leq y \leq 1$) 層で構成されている。したがって、波長が560nm～660nmの発光が得られる。

【0012】また、上記第1の素子の半導体発光素子
対峙層を、 $Al_xGa_{1-x}As$ ($0 \leq x \leq 1$)層で構成し、上記発
光層に対して上記 $GaAs$ 基板とは反対側に位置する多層
反射膜を、 $Al_yGa_{2-y}In_{1-y}P$ ($0 \leq y \leq 1, 0 \leq z \leq$
1)層で構成することが好ましい。

【0013】上記構成によれば、上記発光層に対して上
記GaN基板側に位置する多層反反射膜は $\text{Al}_x\text{Ga}_{1-x}\text{As}$
($0 \leq x \leq 1$)で形成されているので、上記GaN基板と
の熱膨張係数の差が小さい。したがって、結晶成長時と
結晶成長後は長波長の温度差による転移が発生し難い。このこ
とにより、上記多層反反射膜の層数を多くすることが可
能になり、容易に高反反射率がえられる。

【0014】一方、上記発光層に対して上記GaAs基板とは反対側に位置する多層反射膜は $Al_yGa_{2-x}In_{1-y-z}P_z$

($0.0 \leq y \leq 1, 0.0 \leq z \leq 1$) で形成されているので、GaAs 基板に格子整合する層が最も Al を含む場合でも 2.5% 程度であり、 $\text{Al}_{1-x}\text{Ga}_x\text{As}$ ($0.0 \leq x \leq 1$) で形成した場合 (50%) の 1/2 である。したがって、耐湿性が大きく向上される。

【0015】また、第2の発明の半導体光素子の製造方法は、GaAs基板上に所定の間隔を有して形成された一対の多層反射膜で成る共振器と、上記共振器内における定在波の腹の位置に形成された発光層とを有する半導体光素子の製造方法であって、上記発光層に対してGaAs基板とは反対側に位置する上記多層反射膜上に、層数が1以上の半導体層を形成する工程と、上記半導体層において最上層の表面を粗面化する工程を備えたことを特徴としている。

【0016】上記構成によれば、一対の多層反射膜で成る共振器上に形成された半導体層における最上層の表面は粗面化されている。したがって、上記多層反射膜の反射率は低下することなく、上記発光層から放射された光は、本半導体発光素子の表面から外部に出射される際に、種々の方向に散乱される。その結果、発光波長の放射有効率が小さくなる。

【0017】また、上記第2の発明の半導体光素子の製造方法は、上記半導体層における最上層の表面に対して、フォトリソグラフィおよびエッチングによって光導乱用のパターンを形成することによって行なうことが望ましい。

【0018】上記構成によれば、上記半導体層における最上層の表面に、フォトリソグラフィおよびエッチングによって光を散乱するようなパターンを形成するので、高精度の高い微細パターンが形成される。したがって、発光波長の放射角依存性が小さくなるように表面粗面化の程度が制御される。

【0019】また、上記第2の発明の半導体発光素子の製造方法は、上記半導体層における最上層の表面に於ける粗面化を研削によって行なうことが望ましい。

【0020】上記構成によれば、上記半導体層における最上層の表面を研磨することによって平坦化するので、上記光散乱用のパターンを形成する場合のごとく複雑なフォトリソングラフティ工程を必要とはせず、より簡単な方法によって半導体基板上に光導波路が作成される。

【0021】また、上記第2の発明の半導体光素子の製造方法は、上記半導体層を、 $\text{Al}_x\text{Ga}_{1-x}\text{In}_{1-y}\text{P}$ ($0 \leq x \leq 1, 0 \leq y \leq 1$) で形成し、上記半導体層における最上層の表面に対する粗面化を、少なくとも上記半導体層を塩酸中で煮沸することによって行なうことが望まし

【0022】上記構成によれば、塩酸中で煮滲することによって上記半導体層における最上層の表面に対する粗面化を行なうので、上記研磨による場合のようにウェハ全体を別の基板やシート等に貼り付けて保持する工程お

(4)

よび洗淨する工程を必要としない。したがって、より簡単な方法によって半導体発光素子が作成される。

【0023】また、第3の発明は、GaAs基板上に所定の間隔を有して形成された一対の多層反反射膜で成る共振器と、上記共振器内における定在波の位置に形成された光周を有する半導体光導波管の製造方法であつて、上記光周に対してGaAs基板とは反対側に位置する上記多層反反射膜と、上記GaAs基板に対して格子定数が0.5%以上異なる $\text{Al}_x\text{Ga}_{1-x}\text{In}_{1-y}\text{P}_y$ ($0 \leq x \leq 1, 0 \leq y \leq 1$)層を含む層数 n 以上の半導体層を形成することによつて、上記半導体層1以上の最上層の表面を粗面化する工程を備へたことを特徴としている。

【0024】上記構成によれば、上記炭素層に対してGAsAs基板とは反対側に位置する多層反付層上に形成される炭素層と炭素層との界面が、格子定数差を有して上り下り半導体層の表面が粗面化されるので、結晶成長の後に別途上記粗面化を行なう工程を設ける必要がなく、さらに簡単な方法によって半導体材料層子が作成される。

[0025]

【発明の実施の形態】以下、この発明を図示の実施の形態により詳細に説明する。

【0026】＜第1実施の形態＞図1は本実施の形態の半導体発光素子における表面図であり、図2は、図1におけるA-A矢視断面図である。

【0027】本実施の形態における半導体発光素子は、AlGaInP系のものであり、以下のようにして形成される。図3に示すように、(100)から[011]の方向15°だけ傾斜したn型のGaAs基板1上に、厚さ1μmのn型GaAsバッファ層2、n型AlAs/n型Al_{0.5}Ga_{0.5}Asの30ベアのDBR（ディストリビューテッド・ブラッグ・リフレクター）層3、n型（Al_{0.7}Ga_{0.3}In_{0.0}P）層4、p型（Al_{0.7}Ga_{0.3}In_{0.0}P）層5、およびp型（Al_{0.7}Ga_{0.3}In_{0.0}P）層6を順に成長させる。

層、 $0.3 \sim 0.5 \text{ l/m}^2$ 、P第1クラッド層4、量子井活性層5、p型(A1_{0.7}Ga_{0.3}) $0.5 \sim 1 \text{ l/m}^2$ 、P第2クラッド層6、p型(A1_{0.2}Ga_{0.8}) $0.5 \sim 1 \text{ l/m}^2$ 、P型A1_{0.5}In_{0.5}Pの12ペラのDBR層7、厚度が $3 \mu\text{m}$ のp型A1_{0.5}Ga_{0.5}電流拡散層8、厚さが $0.1 \mu\text{m}$ であるp型(A1_{0.5}Ga_{0.5}) $0.5 \sim 1 \text{ l/m}^2$ 、Pエッチングスクリッチ層9、厚さが $3 \mu\text{m}$ であるp型A1_{0.5}Ga_{0.5}光吸収層10を、MOCVD(有機金属化学蒸着)法によって順次形成する。

尚、量子井戸活性層 5 は、その井戸層は GaInP であり、バリア層は $(\text{Al}_{0.5}\text{Ga}_{0.5}\text{In}_{0.5})_{0.5}\text{In}_{0.5}\text{P}$ である。
 [0028] ここで、上層 n 型 $\text{AlAs/nAl}_{0.5}\text{Ga}_{0.5}\text{As}$ の 30 nm の DBR 層 3、および、p 型 $(\text{Al}_{0.2}\text{Ga}_{0.8})_{0.5}\text{In}_{0.5}\text{P}$ /p 型 $\text{Al}_{0.5}\text{In}_{0.5}\text{P}$ の 12 nm の DBR 層 7 は、反射スペクトルの中心が 650 nm になるように形成し、この 2 つの DBR 層 3、7 で形成される井戸層の共振波長も 650 nm になるように共振器長を調整する。本実施の形態においては、上層共振器長を 1.

6波量分とした。さらに、量子井戸活性層5は、上記装

6
振器中に生じる定在波の腹の位置に位置し、発光ピーク波長は650 nmになるように形成する。

【0029】次に、図4及び図5(図4のB-B矢視断面図)に示すように、上記p型Al_{0.5}Ga_{0.5}As光散乱層110の表面上、CVD(化学蒸気)法によってSiO₂膜11を形成し、フォトリソグラフィおよび希釈HFでのエッチングによって70μmφの円形の電流経路14を形成する。

【0030】その後、図1および図2に示すように、上記型Al_{0.5}Ga_{0.5}As光散乱層10およびSiO₂膜11上に、AuZn/Mo/Auをスパッタし、フォトリソグラフィによるパターンニングを行って表面電極を形成する。そして、熱処理を行って型電極12を形成する。

【0031】その後、上記 α 型の $\text{Al}_0.5\text{Ga}_{0.5}\text{As}$ 光散乱層10における p 型電極12が形成されない円形の電流経路14内に、フォトリソグラフィおよび蒸着/エッチングによって5 μm ピッチの格子状の電極15を形成する。その場合、上記エッチングは、 p 型($\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$)0.5 μm ピッチングストロ

層9に達するまで行うことによって、エッチング深さを制御する。そして、n型GaAs基板1を約280 μ mの膜厚まで研磨し、この研磨した面にAuGe/Auを蒸着し、熱処理することによってn型電極13を形成する。

【0032】このようにして形成された半導体発光素子は、上記電流経路14内における光出射面となるp型A₁₀G₉₀光散乱層10に格子バターン15を形成している。したがって、図7(a)に示すように、発光層としての量子井構造層から放射される光が外部に出射する方向に散乱されることになり、図6に示される順に、発光層の放射角依存性がp型A₁₀G₉₀光散乱層10に格子バターンを形成しない場合(図7(b)の場合に相当)よりも小さくなる。

【0033】また、上記発光層(量子井戸活性層)5に対してn型GaAs基板1側に位置する多層反転膜(n型Al_xAs/n型Al_yGaN/GaN)3は、AlGaAs系材料で形成されている。したがって、その全厚度は約3μmであるがn型GaAs基板1との熱膨張率差が小さいため、n型GaAs基板1の反りやダークラインの発生は認められず、さらに、層数を30ペアとすることで99%以上の高圧電流を実現している。

[0034] また、上記炭光層(量子井戸活性層)5に対してn型GaAs基板ととは反対側の多層反射膜7として、 n -型AlInP基板上に順次堆積したAlInP系材料で形成されている。したがって、図7はAlInP系材料で形成されている。したがって、表面近傍における最も多くAlを含むものがAl_{0.5}In_{0.5}Pである。両活性層は問題にならない。更に、この多層反射膜7のピーク反射率は約70%であり、共通キヤビティ構造としては十分な反射率が得られている。

【0035】尚、 $\text{Al}_y\text{Ga}_{2-y}\text{In}_{1-y}\text{P}$ ($0 \leq y \leq 1, 0 \leq z \leq 1$) 多層反射膜の場合、20ベア～30ベアを超え

7

るn型GaAs基板1との熱膨張率差によって転移が発生し易くなる。しかしながら、共通サセビテ型LEDの場合には、n型GaAs基板1とは反対側の多層反反射膜7に対しては、n型GaAs基板1側の多層反反射膜3ほどの高反反射率は要求されない。したがって、通常、上記多層反反射膜7には0.9%を超える層数は必要がなく、転移は発生しないのである。

【0036】本実施の形態における半導体発光素子、温度80℃、湿度85%中で50mAの通電試験を行ったところ、1000時間経過後であっても初期光出力の90%の光出力を有していた。また、本半導体発光素子は電流特性を有しており、内部量子効率および外部量子効率共に高く、初期光出力は20mAで1.6mWと高い光出力が得られた。

【0037】上述のごとく、本実施の形態においては、上記n型GaAs基板1上に、所定の間隔を置いて、n型AlAs/n型Al_{0.5}Ga_{0.5}AsのDBR層3及びp型Al_{0.5}Ga_{0.5}As/n型Al_{0.5}Ga_{0.5}AsのDBR層3及びp型Al_{0.5}Ga_{0.5}As/n型Al_{0.5}Ga_{0.5}AsのDBR層3の中心が650nmであり共振波長も650nmになるように形成する。そして、量子井戸活性層5を、上記DBR層3、7で成る共振腔中に生じる定在波の位置に、発光ピーク波長が650nmになるように形成する。さらに、p型電極12に固められた光出力面としてのp型Al_{0.5}Ga_{0.5}Asの表面に格子バタ-ン15を形成している。

【0038】したがって、本実施の形態における半導体発光素子の表面は粗面となり、発光層5から放射された光は様々な方向に散乱される。その結果、発光波長の放射角依存性を小さくすることができるのである。

【0039】また、上記発光層としての量子井戸活性層5を、半導体あるいは基板からなるAl_{0.5}Ga_{0.5}In_{0.5}P(0.5≤x≤1, 0.5≤z≤1)層で形成している。したがって、650nm〜660nm程度の光を発光させることができる。

【0040】<第2実施の形態>図8は本実施の形態の半導体発光素子における表面図であり、図9は、図8におけるC-C矢視断面図である。

【0041】本実施の形態における半導体発光素子はAlGaInP系であり、以下のようにして形成される。図10に示すように、(100)から[011]の方向に15°だけ傾斜したn型のGaAs基板21上に、膜厚が1μmのn型GaAsバンプ層22、n型AlAs/n型Al_{0.5}Ga_{0.5}Asの30-ベツのDBR層23、n型Al_{0.5}Ga_{0.5}Asの30-ベツのDBR層24、量子井戸活性層25、p型Al_{0.5}Ga_{0.5}As/n型Al_{0.5}Ga_{0.5}Asの30-ベツのDBR層26、p型のAl_{0.5}Ga_{0.5}As/n型Al_{0.5}Ga_{0.5}Asの30-ベツのDBR層27、膜厚が10μmのp型Al_{0.5}Ga_{0.5}Asの30-ベツのDBR層28を、MOCVD法によって順次積層する。尚、量子井戸活性層25は、その井戸層はGaInPであり、バリア層はAl_{0.5}Ga_{0.5}As

8

0.5In_{0.5}Pである。
【0042】ここで、上記n型AlAs/n型Al_{0.5}Ga_{0.5}Asの30-ベツのDBR層23、および、p型Al_{0.5}Ga_{0.5}Asの30-ベツのDBR層24、量子井戸活性層25、p型Al_{0.5}Ga_{0.5}As/n型Al_{0.5}Ga_{0.5}Asの30-ベツのDBR層27は、反射スベクトルの中心が650nmになるように形成し、この2つのDBR層23、27で形成される共振腔の共振波長も650nmになるように共振腔長を調整する。本実施の形態においては、上記共振腔長を1.5波長分とした。さらに、量子井戸活性層25は、上記共振腔中に生じる定在波の位置に位置し、発光ピーク波長は650nmになるように形成する。
【0043】その後、図11に示すように、上記膜厚が10μmのp型Al_{0.5}Ga_{0.5}Asの表面に、電流密度28の電流を放射するように数μmだけ新増して粗面化する。

【0044】次に、図12および図13(図12のD-D矢視断面図)に示すように、上記p型Al_{0.5}Ga_{0.5}Asの表面に、CVD法によってSiO₂膜28を形成し、フォトソリッドライティング希釈HFでのエッチングによって70μmφの円形の電流経路32を形成する。

【0045】その後、図8および図9に示すように、上記p型Al_{0.5}Ga_{0.5}Asの表面に、電流密度28の電流を放射するように数μmだけ新増して粗面化する。そして、熱処理を行って表面電極を形成する。さらに、n型GaAs基板21を約280μmの膜厚まで研削し、この研削した面にAuGe/Auを蒸着し、熱処理することによってn型電極31を形成する。

【0046】このようにして形成された半導体発光素子は、第1実施の形態に比して、ウェハ表面に格子バタ-ンを形成して粗面化する際の波長をフォトソリッドライティングの工程が必要なくなり、工程を簡略化することができる。尚、発光波長の放射角依存性については、第1実施の形態と同様十分小さくなっている。

【0047】また、耐湿性に関しては、第1実施の形態と同様に全く問題なく、湿度80℃、湿度85%中で20mAの通電試験を行ったところ、1000時間経過後であっても初期光出力の90%の光出力を有していた。また、初期光出力は20mAで1.6mWと十分な光出力が得られた。

【0048】<第3実施の形態>図14は本実施の形態の半導体発光素子における表面図であり、図15は、図14におけるE-E矢視断面図である。

【0049】本実施の形態における半導体発光素子はAlGaInP系であり、以下のようにして形成される。図16に示すように、(100)から[011]の方向に15°だけ傾斜したn型のGaAs基板41上に、膜厚が1μmのn型GaAsバンプ層42、n型AlAs/n型Al_{0.5}Ga_{0.5}Asの70-ベツのDBR層43、n型Al_{0.5}Ga_{0.5}As

9

0.5In_{0.5}P第1クラッド層44、量子井戸活性層45、p型Al_{0.5}Ga_{0.5}As/n型Al_{0.5}Ga_{0.5}Asの30-ベツのDBR層46、p型Al_{0.5}Ga_{0.5}As/n型Al_{0.5}Ga_{0.5}Asの30-ベツのDBR層47、膜厚0.15μmのp型Al_{0.5}Ga_{0.5}Asの30-ベツのDBR層48、膜厚が0.3μmのp型AlGaInP第1電流経路49、膜厚が0.1μmのn型AlGaInP第2電流経路50、膜厚0.01μmのn型のGaAsバンプ層51を、MOCVD法によって順次積層する。尚、量子井戸活性層45は、その井戸層はAl_{0.5}Ga_{0.5}Asであり、バリア層はAl_{0.5}Ga_{0.5}Asである。

【0050】ここで、上記n型AlAs/n型Al_{0.5}Ga_{0.5}Asの70-ベツのDBR層43、および、p型Al_{0.5}Ga_{0.5}As/n型Al_{0.5}Ga_{0.5}Asの30-ベツのDBR層47は、反射スベクトルの中心が570nmになるように形成し、この2つのDBR層43、47で形成される共振腔の共振波長も570nmになるように共振腔長を調整する。本実施の形態においては、上記共振腔長を1.5波長分とした。さらに、量子井戸活性層45は、上記共振腔中に生じる定在波の位置に位置し、発光ピーク波長は570nmになるように形成する。

【0051】その後、図17および図18(図17のF-F矢視断面図)に示すように、n型GaAsバンプ層51を研削/加熱した系系エッチャングで除去する。そして、フォトソリッドライティング希釈HFでエッチングすることによって、n型AlGaInP第1電流経路50をp型AlGaInP第1電流経路49に達するまでエッチングする。このときのエッチングによって70μmφの円形の電流経路55を形成する。

【0052】次に、図19及び図20(図19のG-G矢視断面図)に示すように、膜厚が7μmのp型AlGaInP第2電流経路52を、n型AlGaInP第1電流経路50およびp型AlGaInP第1電流経路49の上に形成する。

【0053】その後、図14および図15に示すように、上記p型AlGaInP第2電流経路52上にAuGe/Auを蒸着し、フォトソリッドライティング希釈HFによるエッチングによって表面電極を形成する。そして、熱処理を行ってp型電極53を形成する。次に、ウェハを、65℃〜70℃の塩酸中で煮煮する。その結果、p型AlGaInP第2電流経路52の表面におけるp型電極53が形成されていく領域が粗面になる。さらに、n型GaAs基板41を約280μmの膜厚まで研削し、この研削した面にAuGe/Auを蒸着し、熱処理することによってn型電極54を形成する。

【0054】このようにして形成された半導体発光素子は、第2実施の形態に比して、ウェハ表面を研削して粗面化するためにウェハをシートあるいは他のウェハ等に貼り付けた後、研削後に取り外しを洗浄したりする工程が全く必要なく、工程の簡略化が可能となる。尚、発光

(6)

10

波長の放射角依存性については、第1、第2実施の形態と同様十分小さくなっている。

【0055】また、上記発光層(量子井戸活性層)45に対してはn型GaAs基板41側に位置する多層反反射膜(n型AlAs/n型Al_{0.5}Ga_{0.5}Asの70-ベツのDBR層)43はAlGaInP系の材料で形成されている。したがって、その全膜厚は約7μmと第1、第2実施の形態の場合よりも更に厚くなっているが、n型GaAs基板41との熱膨張率差が小さいので、n型GaAs基板41の反りやクラッキングの発生は認められず、その結果、層数を70-ベツと多くすることが可能になり、99%以上の高反反射率を実現できるのである。

【0056】また、上記発光層(量子井戸活性層)45に対してはn型GaAs基板41とは反対側の多層反反射膜(p型Al_{0.5}Ga_{0.5}As/n型Al_{0.5}Ga_{0.5}Asの30-ベツのDBR層)47はAlGaInP系の材料で形成されているので、第1、第2実施の形態の場合と同様に耐湿性の問題はない。湿度80℃、湿度85%中で50mAの通電試験を行ったところ、1000時間経過後であっても初期光出力の105%の光出力を有していた。

【0057】また、初期光出力は、発光層上における放射電圧56の面積を、第1、第2実施の形態の場合よりも小さくしていることにより、約1割だけ光取り出し効率が増している。4mWを量した。

【0058】<第4実施の形態>図21は本実施の形態の半導体発光素子における表面図であり、図22は、図21におけるH-H矢視断面図である。

【0059】本実施の形態における半導体発光素子はAlGaInP系であり、以下のようにして形成される。図23に示すように、(100)から[011]の方向に15°だけ傾斜したn型のGaAs基板61上に、膜厚が1μmのn型GaAsバンプ層62、n型AlAs/n型Al_{0.5}Ga_{0.5}Asの30-ベツのDBR層63、n型Al_{0.5}Ga_{0.5}Asの30-ベツのDBR層64、量子井戸活性層65、p型Al_{0.5}Ga_{0.5}As/n型Al_{0.5}Ga_{0.5}Asの30-ベツのDBR層66、p型Al_{0.5}Ga_{0.5}As/n型Al_{0.5}Ga_{0.5}Asの30-ベツのDBR層67、膜厚が0.15μmのp型AlGaInP第1電流経路68、膜厚が0.1μmのp型AlGaInP第2電流経路69、膜厚が0.01μmのn型AlGaInP第3電流経路70、膜厚0.01μmのn型のGaAsバンプ層71を、MOCVD法によって順次積層する。尚、量子井戸活性層65は、その井戸層はGaInPであり、バリア層はAl_{0.5}Ga_{0.5}Asである。

【0060】ここで、上記n型AlAs/n型Al_{0.5}Ga_{0.5}Asの30-ベツのDBR層63、および、p型Al_{0.5}Ga_{0.5}As/n型Al_{0.5}Ga_{0.5}Asの30-ベツのDBR層67は、反射スベクトルの中心が650nmになるように形成し、この2つのDBR層63、67で形成される共振腔の共振波長も650nmになるように共振腔長を調整する。本実施の形態においては、上記共振腔長を1.5波長分とした。さらに、量子井戸活性層65は、上記共振腔中に生じる定在波の位置に位置し、発光ピーク波長は650nmになるように形成する。その後、図21に示すように、上記p型Al_{0.5}Ga_{0.5}Asの表面に、CVD法によってSiO₂膜72を形成し、フォトソリッドライティング希釈HFでのエッチングによって70μmφの円形の電流経路73を形成する。

(7)

11

器長を調整する。本実施の形態においては、上記共振器長を1.5割減とした。さらに、量子井戸活性層65は、上記共振器中に生じる定在波の位置に位置し、発光ピーク波長は650nmになるように形成する。

[0061] その後、図24および図25(図24の1-J矢視断面図)に示すように、n型GaAsキャップ層71を硫酸/過酸化水素エッチャントで除去する。その後、フォトリソグラフィおよび酸化/還元水素エッチャントによって、n型Al_{0.01}Ga_{0.99}In_{0.01}P電流封層70をp型Al_{0.01}Ga_{0.99}In_{0.01}P第1電流封層69に達するまでエッチングする。このときエッチングによって70μmφの円形の電流経路75を形成する。

[0062] 次に、図26及び図27(図26におけるJ-J矢視断面図)に示すように、厚さが7μmのp型Al_{0.01}Ga_{0.99}In_{0.01}P第2電流封層72を、n型Al_{0.01}Ga_{0.99}In_{0.01}P第1電流封層70およびp型Al_{0.01}Ga_{0.99}In_{0.01}P第1電流封層69の上に再成長させる。この段階で、格子定数がn型GaAs基板61に對して約3.6%小さく且つ膜厚が約8μmのAl_{0.01}Ga_{0.99}In_{0.01}P層が、p型(Al_{0.2}Ga_{0.8})_{0.5}In_{0.5}P/p型Al_{0.5}In_{0.5}Pの12-βのDBR層67上に形成されており、ウェハ表面は粗面になっている。

[0063] その後、図21および図22に示すように、上記p型Al_{0.01}Ga_{0.99}In_{0.01}P第2電流封層72上にAuBe/Auを蒸着し、フォトリソグラフィおよびエッチャントによるエッチングによって表面電極を形成する。そして、熱処理を行って型電極73を形成する。さらに、n型GaAs基板61を約280μmの膜厚まで研磨し、この研磨した面にAuGe/Auを蒸着し、熱処理することによって形成された半導体発光素子[0064] のようにして形成された半導体発光素子において、第1〜第3実施の形態に比して、結晶成長後に別途ウェハ表面を粗面化する工程が全く必要なく、工程の簡便化が可能となる。尚、発光波長の放射角依存性にについては、表面の粗面化の程度が小さいために、図28に示すように、第1〜第3実施の形態の場合よりや放射角依存性は大きい。しかしながら、粗面化がない場合には放射角依存性が大幅に小さくなっている。

[0065] また、耐湿性にしても全く問題はない。湿度80℃、湿度85%中で50mAの通電試験を行ったところ、1000時間経過後であっても初期光出力の90%の光出力を有している。また、初期光出力は、20mAで1.7mWと十分高い出力が得られた。

[0066] [発明の効果] 以上より明らかなように、第1の発明の半導体発光素子は、一方の多層反反射膜で成る共振腔内における定在波の位置に発光層を有し、この発光層に對してGaAs基板と反対側に位置する上記多層反反射膜上に表面が粗面化された半導体層が形成されているの

12

で、上記発光層から放射された光を、本半導体発光素子の表面から外部に出射される際に種々の方向に散乱させることができる。したがって、発光波長の放射角依存性を小さくすることができる。

[0067] また、上記第1の発明の半導体発光素子は、上記発光層を、単層あるいは複数層から成るAl_{0.5}Ga_{0.5}In_{0.5}P(0.05≦x≦1.0)層で構成すれば、波長が560nm〜660nmの発光を得ることができ。

[0068] また、上記第1の発明の半導体発光素子は、上記発光層に對してGaAs基板側に位置する多層反反射膜をAl_{0.5}Ga_{0.5}As(0.05≦x≦1.0)層で構成すれば、GaAs基板との熱膨張係数の差を小さくして結晶成長時と結晶成長後の温度差による応力を発生しにくくできる。したがって、上記多層反反射膜の層数を多くして、容易に高反射率を得ることができ。

[0069] さらに、上記発光層に對して上記GaAs基板とは反対側に位置する多層反反射膜をAl_{0.5}Ga_{0.5}In_{0.5}P(0.05≦x≦1.0)層で構成すれば、上記GaAs基板に格子定数差を有する層を含むAl_{0.5}Asを最大25%組成で、Al_{0.5}Ga_{0.5}As(0.05≦x≦1.0)で形成した場合(50%)の1/2にできる。したがって、面歪性を大きく向上できる。

[0070] また、第2の発明の半導体発光素子の製造方法は、一方の多層反反射膜で成る共振腔内における定在波の位置に発光層を形成し、この発光層に對してGaAs基板とは反対側に位置する多層反反射膜上に、層数が1以上の半導体層を形成し、上記半導体層における最上層の表面を粗面化するので、上記多層反反射膜の放射角を低下させることなく、上記発光層から放射された光を、本半導体発光素子の表面から外部に出射する際に種々の方向に散乱させることができる。したがって、発光波長の放射角依存性を小さくできる。

[0071] また、上記第2の発明の半導体発光素子の製造方法は、上記半導体層における最上層の表面に對する粗面化を、フォトリソグラフィおよびエッチングによって光散乱用のパターンを形成することによって行なえば、精度の高い光散乱用の微細パターンを形成できる。したがって、発光波長の放射角依存性が小さくなるように、表面粗面化の程度を制御できる。

[0072] また、上記第2の発明の半導体発光素子の製造方法は、上記半導体層における最上層の表面に對する粗面化を研磨によって行なえば、上記光散乱用パターンを形成する場合のような複雑なフォトリソグラフィ工程を必要とせず、より簡単な方法によって半導体発光素子を製造できる。

[0073] また、上記第2の発明の半導体発光素子の製造方法では、上記半導体層をAl_{0.5}Ga_{0.5}In_{0.5}P(0.05≦x≦1.0)で形成し、少なくとも上記半導体層を粗面化することによって上記半導体層における

13

る最上層の表面に對する粗面化を行えば、上記図1による粗面化の場合のように、ウェハ全体を別の基板やシート等に取り付けて保持する工程および発光する工程を必要としない。したがって、より簡単な方法によって半導体発光素子を製造できる。

[0074] また、第3の発明は、一方の多層反反射膜で成る共振腔内における定在波の位置に発光層を形成し、この発光層に對してGaAs基板とは反対側に位置する上記多層反反射膜上に、上記GaAs基板に對して格子定数が0.5%以上異なるAl_{0.5}Ga_{0.5}In_{0.5}P(0.05≦x≦1.0)層を含む半導体層を形成するので、上記半導体層の表面を格子定数差によって粗面化できる。したがって、一連の結晶成長工程のみによって上記半導体層の表面を粗面化でき、結晶成長の際に別途上記粗面化を行なう工程を設ける必要がない。すなわち、この発明によれば、さらに簡単な方法によって半導体発光素子を製造できる。

[図面の簡単な説明] [図1] この発明の半導体発光素子における表面図である。 [図2] 図1におけるA-A矢視断面図である。 [図3] 図2に示す半導体発光素子の製造工程を示す図である。 [図4] 図3に続く製造工程を示す表面図である。 [図5] 図4におけるB-B矢視断面図である。 [図6] 図1に示す半導体発光素子におけるピーク波長の放射角依存性を示す図である。 [図7] 図1に示す半導体発光素子における粗面化による効果の説明図である。 [図8] 図1とは異なる半導体発光素子における表面図である。 [図9] 図8におけるC-C矢視断面図である。 [図10] 図9に示す半導体発光素子の製造工程を示す図である。 [図11] 図10に続く製造工程を示す図である。 [図12] 図11に続く製造工程を示す表面図である。

[図13] 図12におけるD-D矢視断面図である。 [図14] 図1および図8とは異なる半導体発光素子における表面図である。 [図15] 図14におけるE-E矢視断面図である。 [図16] 図15に示す半導体発光素子の製造工程を示す図である。

14

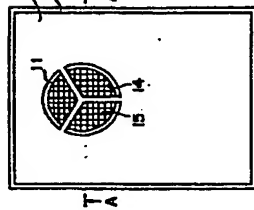
[図17] 図16に続く製造工程を示す表面図である。 [図18] 図17におけるF-F矢視断面図である。 [図19] 図18に続く製造工程を示す表面図である。

[図20] 図19におけるG-G矢視断面図である。 [図21] 図18および図14とは異なる半導体発光素子における表面図である。 [図22] 図21におけるH-H矢視断面図である。 [図23] 図22に示す半導体発光素子の製造工程を示す図である。 [図24] 図23に続く製造工程を示す表面図である。 [図25] 図19におけるI-I矢視断面図である。 [図26] 図25に続く製造工程を示す表面図である。 [図27] 図26におけるJ-J矢視断面図である。 [図28] 図21に示す半導体発光素子におけるピーク波長の放射角依存性を示す図である。

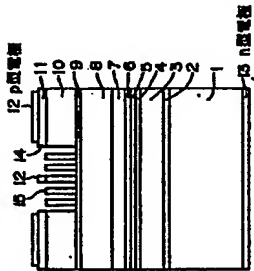
[符号の説明] 1, 2, 4, 1, 6, 1...n型GaAs基板、2, 2, 2, 4, 2, 6 2...n型GaAsバッファ層、3, 2, 3, 6...n型AlAs/n型Al_{0.5}Ga_{0.5}Asの30-βのDBR層、4, 2, 4, 4, 6, 4...n型(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}P第1クラッド層、5, 2, 5, 4, 5, 6...量子井戸活性層、6, 2, 6, 4, 6, 6...p型(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}P第2クラッド層、7, 2, 7, 6, 7...p型(Al_{0.2}Ga_{0.8})_{0.5}In_{0.5}P/p型Al_{0.5}In_{0.5}Pの12-βのDBR層、8, 2, 8...p型Al_{0.5}Ga_{0.5}As電流封層、9...p型(Al_{0.1}Ga_{0.9})_{0.5}In_{0.5}Pエンタングストッパ層、10...p型Al_{0.5}Ga_{0.5}As電流封層、11, 2, 9...SiO₂膜、12, 3, 0, 5, 3, 7, 3...p型電極、13, 3, 1, 5, 4, 7, 4...n型電極、14, 3, 2, 5, 5, 7, 5...電流経路、15...格子パターン、4, 3...n型AlAs/n型Al_{0.7}Ga_{0.3}Asの70-βのDBR層、47...p型(Al_{0.4}Ga_{0.6})_{0.5}In_{0.5}P/p型Al_{0.5}In_{0.5}Pの18-βのDBR層、48, 6, 8...p型AlGaInP中間層、49...p型AlGaInP第1電流封層、50...n型AlGaInP電流封層、51, 7, 1...n型GaAsキャップ層、52...p型AlGaInP第2電流封層、56...定在波数、6, 9...p型Al_{0.01}Ga_{0.99}In_{0.01}P第1電流封層、7, 0...n型Al_{0.01}Ga_{0.99}In_{0.01}P電流封層、7, 2...p型Al_{0.01}Ga_{0.99}In_{0.01}P第2電流封層。

(9)

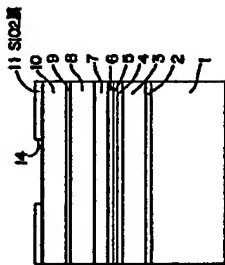
【図1】



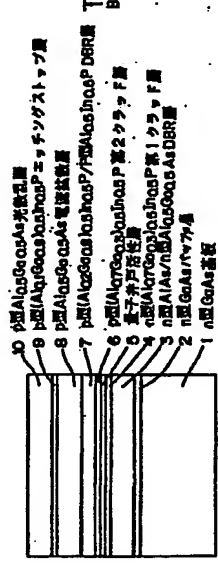
【図2】



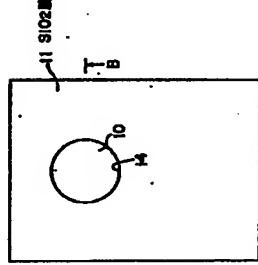
【図5】



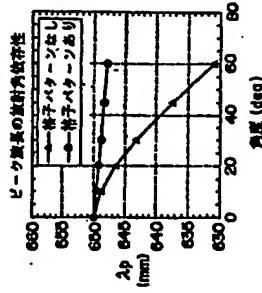
【図3】



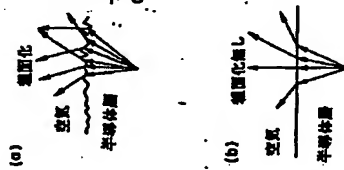
【図4】



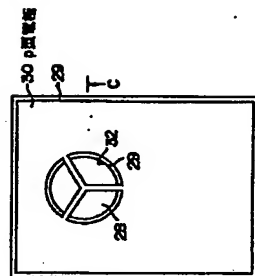
【図6】



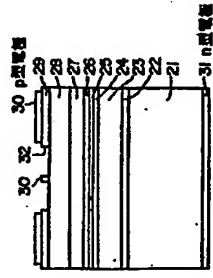
【図7】



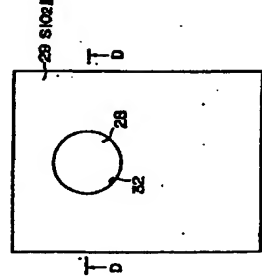
【図8】



【図9】

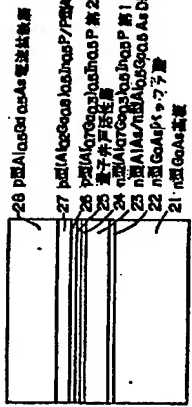


【図12】

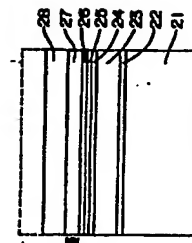


(10)

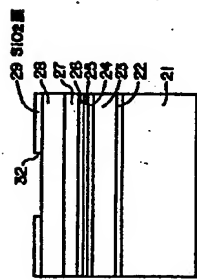
【図10】



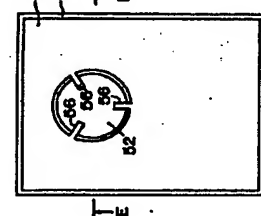
【図11】



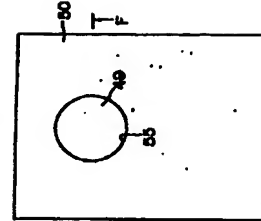
【図13】



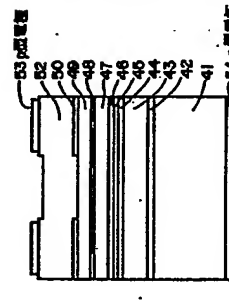
【図14】



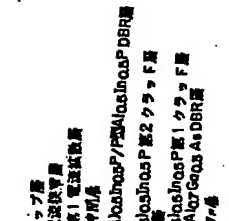
【図17】



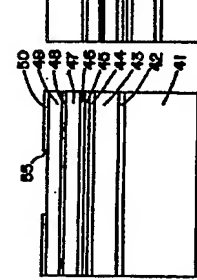
【図15】



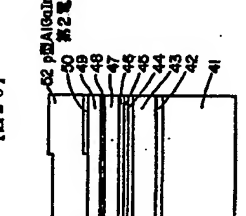
【図16】



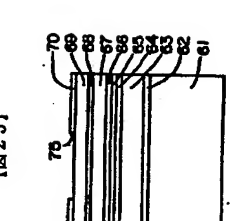
【図18】



【図20】

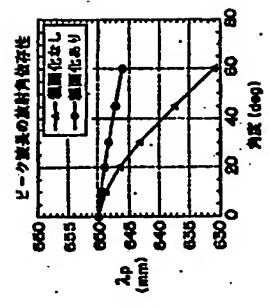


【図25】



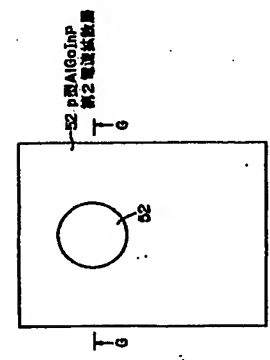
(12)

【図28】

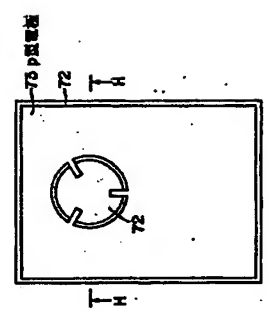


(11)

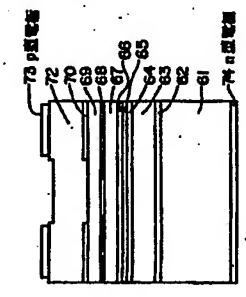
【図19】



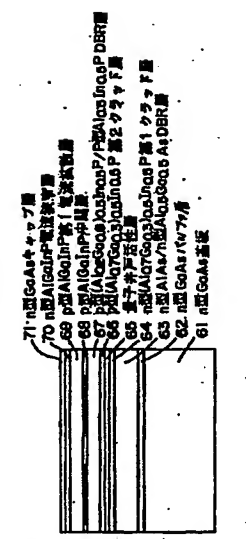
【図21】



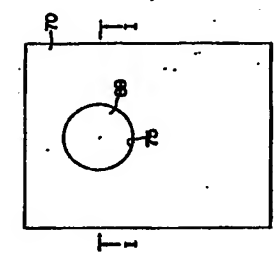
【図22】



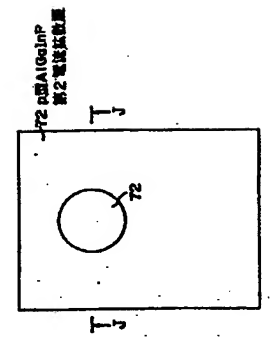
【図23】



【図24】



【図26】



【図27】

